

Neues von den Rechenknechten

Alfred Vollmer

Von sehr schnellen DSPs und DSP-Cores über 4-, 32- und 64-bit-Mikrocontroller bis zu Spezial-Prozessoren reicht das Spektrum der Neuankündigungen im Bereich der Rechenknechte. Was sich dabei in technischer Hinsicht getan hat erfahren Sie im folgenden Beitrag.

Unter normalen Temperatur- und Spannungs-Bedingungen sollen die ersten Muster des adaptiven Signal-Prozessors FastMATH und des MIPS-basierten Embedded-Prozessors FastMIPS mit Taktfrequenzen von 2 GHz arbeiten und dabei dennoch lediglich 15 W verbrauchen, während die Versorgungsspannung 1 V beträgt. Bei typisch 5,5 W Leistungsaufnahme bietet die 1-GHz-Variante des FastMATH-LP-Prozessors eine Verarbeitungsleistung von 3 Milliarden MAC-Operationen pro Sekunde und Watt. „Wir zielen damit direkt auf Substitutionslösungen für FPGAs und ASICs ab“, erläutert Stuart Tindall, Director of European Sales beim FastMATH/FastMIPS-Entwickler Intrinsity.

Mit seinem 1-GHz-DSP setzt Texas Instruments sicherlich einen neuen Meilenstein, aber leider handelt es sich dabei derzeit lediglich um eine Technologie-Demo. Ein knappes Jahr lang müssen wir uns wohl noch gedulden bis dann in der ersten Hälfte des Jahres 2004 erste Muster des in 90-nm-Technologie realisierten Bausteins aus der C64x-Familie verfügbar sein werden. Eine Produktbezeichnung gibt es im Moment noch nicht, dafür jedoch Angaben über die Verarbeitungsleistung: Sätze 4000 MMACS will TI dabei mit einem Stück Silizium abarbeiten, um so beispielsweise das Sehvermögen von Sehbehinderten in einem Forschungsprojekt der University of Southern California von 16 Pixel auf 1000 Pixel zu steigern.

Im Low-End-Bereich der DSPs engagiert sich hingegen Cambridge Consultants Ltd. (CCL) mit seinem DSP-Core APE2, der in SoC/ASIC-Anwendungen implementierbar ist. Dabei hat CCL besonderen Wert auf ein kompaktes Design gelegt, was den Briten mit 7000 Gattern für eine 16-bit-Implementation auch gelungen ist. Durch eine kundenspezifische Anpassung von Konfiguration und VLIW-Architektur (VLIW: Very Long Instruction Word) durch den Anwender besteht in Kombination mit einer hochgradig parallelen Struktur die Möglichkeit, eine höhere Verarbeitungsleistung zu erzielen, die ein dynamisches Routing der Datenpfade erlaubt. So lassen



sich nach Angaben des CCL-Mitarbeiters Nick Horne beispielsweise „Prozessoren problemlos für die Ausführung von zehn parallelen Operationen pro Zyklus konfigurieren, so dass sie 1 BOPS Durchsatz bei einer Taktrate von 100 MHz liefern – und das auf einer Chipfläche, die einem Großserien-Fertigungspreis von nur wenigen Cent entspricht“. Durch Einbindung spezieller Module besteht die Möglichkeit, die Verarbeitungsleistung bei speziellen Funktionalitäten gezielt zu erhöhen ohne dabei die Chipfläche wesentlich zu erhöhen.

Ebenfalls im Low-End-Bereich arbeitet der 4-bit-Mikrocontroller S1C6F416 von EPSON, der mit 1024 4-bit-Worten RAM, 16384 13-bit-Worten Code-ROM und 4096 4-bit-Worten Daten-ROM ausgestattet ist. Zusätzlich verfügt der Controller über einen Display-Speicher von 1020 bit zur Ansteuerung von 60 Segmenten. Auch eine serielle Schnittstelle (synchron/asynchron), ein Watchdog-Timer und programmierbare Timer (2 x 8 bit oder 1 x 16 bit) sind integriert. Der für Betriebsspannungen zwischen 2,7 und 3,6 V ausgelegte S1C6F416 unterstützt ein Dual-Clock-System, das entweder in einem „High-Speed“-Modus mit 4 MHz oder in einem Low-Power-Modus mit 32 kHz und Halt- bzw. Sleep-Funktionalität arbeitet.

Auf den Betrieb mit niedriger Verlustleistungsaufnahme ist der S1C33209

von Epson auch optimiert, aber da er auf dem 32-bit-RISC-Core C33 beruht, spielt dieser Mikrocontroller in punkto Verarbeitungsleistung in einer ganz anderen Liga. Auf dem Chip befinden sich unter anderem 8 KByte RAM, eine SIO mit vier Kanälen, ein 10-bit-A/D-Wandler, diverse Timer, eine PLL sowie weitere Peripherie-Blöcke. Mit seinem 24 bit breiten externen Adressbus kann der S1C33209 insgesamt 256 MByte externen Speicher (SRAM, DRAM oder Burst-ROM) verwalten, wobei ein direktes Mapping von bis zu sieben externen Peripherie-Modulen direkt in den Speicherbereich hinein möglich ist. Ein interner MAC-Befehl erlaubt die Realisierung von DSP-Algorithmen. Während die I/Os mit Spannungen zwischen 1,8 V und 5,5 V arbeiten, ist der Rechenkern für den Bereich 1,8 bis 3,6 V ausgelegt.

Zur Steuerung umfangreicher Programme entwickelte Toshiba seinen 32-bit-RISC-Mikrocontroller TMP1962, auf dessen Chip insgesamt 1 MByte Masken-ROM oder Flash-Speicher, 40 KByte RAM sowie diverse Peripherie-Einheiten integriert sind. Intern nutzt das IC den 32-bit-RISC-Core TX19, der auf der MIPS-Architektur basiert und mit 40,5 MHz getaktet wird. Unter anderem enthält der Chip einen DMA-Controller, 17 Timer-Kanäle (8, 16 und 32 bit), einen 24kanaligen A/D-Wandler, eine serielle Schnittstelle sowie ein serielles Universal-Interface mit sieben

Kanälen. Der Baustein bietet zudem elf Eingänge für externe Interrupts und 14 Wakeup-Eingänge, die sich für Anwendungen eignen, in denen mit Hilfe von Tasten-Eingängen das System vom Standby-Modus aus gesteuert werden kann. Der TMP1962 arbeitet mit einer Core-Spannung von 1,35 bis 1,65 V, während die I/O-Spannungen zwischen 1,65 und 3,3 V liegen dürfen.

Auch der Mikrocontroller V850E/MA3 von NEC arbeitet mit einem 32-bit-Core. Bei 80 MHz Taktfrequenz erzielt der Baustein eine Leistung von 106 Dhrystone1.1-MIPS. Insgesamt hat NEC bei dem Controller bis zu 512 KByte ROM und 32 KByte RAM auf dem Chip integriert. Neben diversen Timern, die unter anderem auch zur Steuerung eines Dreiphasen-Motors einsetzbar sind, verfügt das IC über eine auf 5 Mbit/s ausgelegte asynchrone serielle Schnittstelle, eine mit 10 MHz getaktete serielle Schnittstelle, eine I²C-Bus-Schnittstelle, einen 10-bit-A/D- sowie einen 8-bit/D/A-Wandler.

Auf Basis des TX49/H3-Cores, der mit 300 MHz Taktfrequenz arbeitet, hat Toshiba den 64-bit-RISC-Controller TMPR4938XBG-300 realisiert und gleich noch diverse Peripherie-Elemente wie beispielsweise einen Ethernet-MAC für 10/100 Mbit/s sowie eine Flash-Speicher-Schnittstelle und ein PCI-Interface mit integriert. Neben einer MMU (Speicherverwaltungseinheit), einer FPU (Gleitkomma-Einheit) für einfache oder doppelte Präzision sowie einer AC-Link-Schnittstelle (AC97) und 32 KByte Befehls- bzw. Daten-Cache sind auf dem Chip auch ein vierkanaliger DMA-Controller, eine vierkanalige UART, drei 32-bit-Timer/Counter-Kanäle und ein Interrupt-Controller vorhanden, der bis zu sechs interne Eingänge verwalten kann. Die interne Betriebsspannung des CPU-Cores beträgt 1,5 V; die I/O-Spannungen liegen bei 3,3 V.

Im Dritten Quartal diesen Jahres will Transmeta mit dem Prozessor TM8000 (Code-Name: Astro) in Produktion gehen. Das IC kann bis zu acht Befehle pro Taktzyklus aus-

führen und ist mit drei neuen Bus-Schnittstellen ausgestattet. Es handelt sich dabei um ein mit 400 MHz getaktetes Hyper-Transport-Interface, eine DDR-400-Schnittstelle für DRAMs sowie ein Grafik-Interface des Typs AGP-4X.

Cambridge Consultants **306**

Epson **307**

Toshiba **308**

Intrinsity **304**

NEC **309**

Texas Instruments **305**

Transmeta **310**