

Programmierbare ASSP-Lösungen verändern die ASIC-Landschaft

Der ASIC-Markt befindet sich im Wandel. Klassische ASIC-Hersteller richten ihre Produkte verstärkt auf bestimmte Applikationssegmente aus. Hohe NRE- und Engineering-Kosten sind verantwortlich dafür, dass ASICs nur dann realisiert werden, wenn die Stückzahlen eines Produktes hoch genug sind, um die Investitionen zu rechtfertigen. PLDs dominieren bereits den Markt für Gate-Arrays und halten jetzt verstärkt Einzug in den Markt für ASICs/ASSPs.

Die Erfolge von PLDs am Markt für ASSPs waren aufgrund geringer Komplexität, niedriger Performance sowie hoher Kosten von PLDs bisher nur begrenzt. PLDs konnten sich deshalb gegen kostenoptimierte ASIC-Lösungen nicht durchsetzen.

Als Ersatz für diskrete TTL-Chips haben sich PLDs inzwischen etabliert und ermöglichen den Aufbau wirtschaftlicher Lösungen mit höherer Performance. Begrenzte Erfolge verzeichnen PLDs bei der Integration von kleinen Speicherbausteinen, PALs und UARTs auf einem gemeinsamen Chip. Trotz ihrer zahlreichen Vorteile haben sich PLDs in die Domäne der ASSPs bisher aber immer noch nicht durchgesetzt. Einschneidende Verbesserungen bei den Prozesstechnologien haben die Situation für PLDs jedoch verändert. PLD-Hersteller können inzwischen programmierbare Logik-Lösungen anbieten, die auf eine bestimmte Anzahl von Pads begrenzt ist. PLD-Hersteller können damit gegenüber ASIC/ASSP-Lösungen auf einer "Pro Pin" Basis konkurrieren und neue Märkte erschließen (Bild 1).

Den bisher größten Erfolg verzeichneten PLD-Hersteller bisher mit verschiedenen PCI-Schnittstellen. Ein 32 bit, 33 MHz, PCI Master/Target Controller, der die gleiche Funktion wie ein ASSP bietet, kostet nur etwa die Hälfte. Eine 64 bit, 66 MHz Version des PCI Master/Target Controllers konnte wesentlich früher als durch die meisten ASSP/ASIC-Anbieter vorgestellt werden, und auch hier zum halben Preis. Zusätzlich kann der Endanwender eine vom PLD-Hersteller angebotene PCI-Lösung auf die eigenen Anforderungen zuschneiden.

Die Dynamik zwischen ASSPs und PLDs verstehen

Eine kurze Zeit bis zur Markteinführung sowie relativ niedrige Kosten sind die größten Vorteile, die ASSPs einem Desi-

gration wichtige ASIC-ähnliche Merkmale implementieren lassen. Eine programmierbare ASSP-Lösung, wie die Spartan-II Familie von Xilinx, bietet gegenüber Stand-Alone ASSPs zahlreiche Vorzüge.

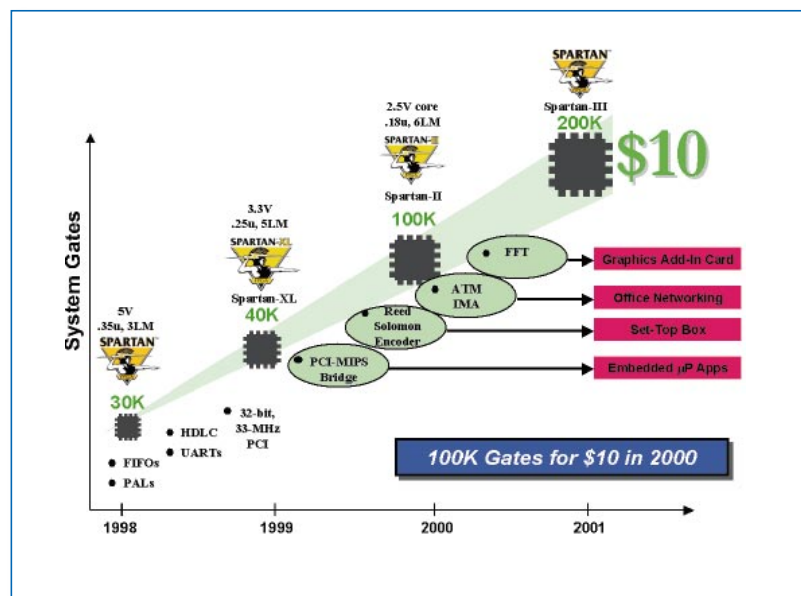


Bild 1: Die PLD-Evolution. PLDs dringen verstärkt in die Domäne der ASSPs vor.

gner zu bieten haben. Kundenspezifische Eigenschaften oder Alleinstellungsmerkmale lassen sich mit ASSPs jedoch nicht implementieren. So setzen Anwender, die sich für einen Stand-Alone PCI-Baustein eines ASSP-Herstellers entscheiden, meist ein PLD ein, um das entsprechende Produkt auf kundenspezifische Wünsche abzustimmen. Ehrgeizige Verbesserungen der Prozesstechnologien haben dazu geführt, dass sich heute mehr PLDs als bisher auf einem Wafer verarbeiten lassen, eine höhere Logikdichte und eine gesteigerte Performance erzielt werden können und verschiedene, für die Systeminte-

Wertschöpfung gegenüber ASSPs

ASSPs beinhalten oft Funktionen, die ein Entwickler nicht benötigt. Beim Einsatz einer programmierbaren ASSP-Lösung, wie der Spartan-II Familie, können Entwickler die für sie wichtigen Funktionen auswählen und ihr ASSP auf das beste Ergebnis optimieren. Auch lässt sich die eigene Wertschöpfung bei dieser Lösung im gleichen Chip implementieren und die Kosten senken. Bei der erwähnten PCI-Lösung auf der Basis der Spartan-XL Familie konnten die gesamten Produktionskosten halbiert

und genügend Platz zur Integration von zusätzlichen Logikfunktionen, etwa DMA-Controller, FIFO oder SDRAM-Controller, zur Verfügung gestellt werden.

Änderungen von Spezifikationen berücksichtigen

Besonders stark sind die Hersteller von Stand-Alone ASSPs derzeit auf den Märkten Daten- und Telekommunikation sowie Konsumelektronik engagiert. Hier ändern sich die Standards ständig und stellen die Hersteller von ASSPs vor

Aktualisierbarkeit im Feld

Das Remote Update von Software hat sich in der Elektronikbranche etabliert. Die Aktualisierung von Hardware auf die gleiche Weise erscheint auf den ersten Blick zunächst komplizierter, da es sich bei System-Hardware meist um einen fest vorgegebenen Aufbau handelt, der sich nur durch manuelles Austauschen von Komponenten (Board Swapping) verändern lässt. Durch reprogrammierbare Hardware kann die Lebensdauer eines Systems jedoch deutlich verlängert werden. Die Möglichkeit, neue Hard-

Kriterien beim Aufbau von Stand-Alone ASSPs

Hersteller von Stand-Alone ASSPs müssen ihre Lösungen mit unnötig vielen Funktionen ausstatten, um einen möglichst großen Kundenkreis anzusprechen. Damit erhöhen sich die Kosten. Programmierbare ASSPs können Stand-Alone ASSPs daher oft erfolgreich Paroli bieten. Die Problematiken, denen ASSP-Hersteller gegenüberstehen, sind im folgenden beschrieben:

Auswahl des richtigen ASSP - Der ASSP-Hersteller muss zunächst das richtige Marktsegment auswählen, das mit der ASSP-Lösung abgedeckt werden soll. Den richtigen Markt zu finden und ein Produkt, das perfekt den Ansprüchen in diesem Markt gerecht wird, gilt als schwierig. Die Kosten zur Realisierung einer Lösung für den falschen Markt oder für einen Markt, der sich verändert hat, sind zu hoch und müssen in die Kosten aller verkauften ASSPs eingerechnet werden.

Die meisten ASSP-Lösungen lassen sich in die folgenden beiden Lager einteilen:

Überdimensionierte Designs und daraus folgend erhöhte Pin-Anzahl sowie hohe Produktkosten und zuviele Features.

Alternativ dazu, unterdimensionierte Designs und notwendiger Einsatz eines PLDs zur kundenspezifischen Anpassung eines Produkts.

Demgegenüber lässt sich die Spartan-II Familie an viele Anforderungen anpassen und stellt so eine wirtschaftliche Lösung dar, die genau die gewünschten Funktionen erfüllt.

Entwicklungskosten und Amortisierung - NRE- und Engineering-Kosten von Stand-Alone ASSPs steigen mit dem Übergang zu neuen Prozesstechnologien. Masken für einen 0,18- μm -Prozess bewegen sich zwischen 125 000 und 300 000 US-Dollar. Das erhöht die Kosten für ASSPs signifikant.

Durch die Massenproduktion der Spartan-II-Standardbausteine kann Xilinx, wie erwähnt, die PCI-Lösung zum halben Preis einer Stand-Alone ASSP-Lösung mit vergleichbaren Funktionen anbieten. So eröffnet die Spartan-II Familie als wirtschaftliche ASSP-Lösung neue Möglichkeiten für PLDs am Markt.

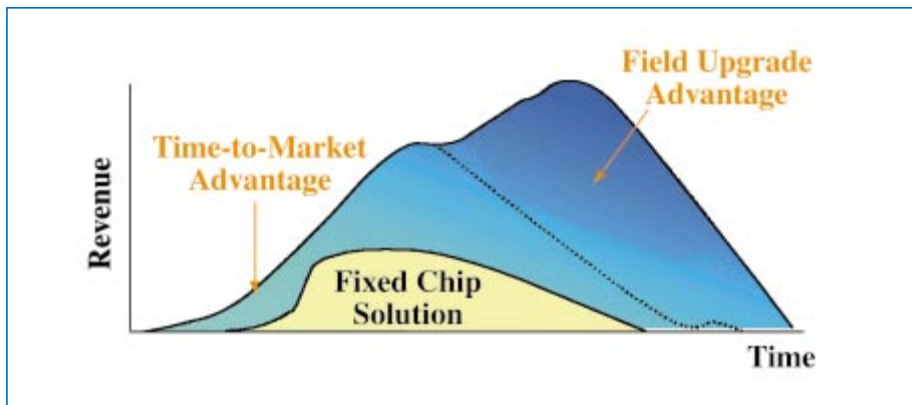


Bild 2: Die Aktualisierbarkeit der Hardware im Feld steigert den Wert von programmierbaren ASSP-Lösungen zusätzlich.

große Probleme. Ein Beispiel dafür sind die unterschiedlichen Technologien zur Realisierung von DSL-Angeboten (Digital Subscriber Line), von denen sich bisher noch keine als Sieger herauskristallisiert hat. Abhilfe bei dieser Problematik schafft der Einsatz programmierbarer ASSP-Lösungen

Test und Verifikation

Bausteine verhalten sich nicht immer wie gewünscht. Dafür können Fehler im Silizium, Schwierigkeiten bei der Systemintegration, Software-Treiber oder Anwenderfehler verantwortlich sein. Die Verifikation von ASSPs erweist sich oft als sehr schwierig. Bei programmierbaren ASSP-Lösungen sind die Verifikation und Identifikation von Fehlern wesentlich einfacher. Bausteine, wie etwa die Spartan-II-Familie, werden in bewährten FPGA-Technologien hergestellt und ihr Verhalten wird vor der Auslieferung verifiziert. Zusätzlich unterstützen HDL-Simulatoren, Test-Benches und Run-time Debugging-Tools, wie etwa ChipScope, die Entwickler beim Aufspüren von Implementierungsfehlern. Da PLDs von Natur aus reprogrammierbar sind, gestaltet sich die Fehlerbeseitigung recht einfach. Stand-Alone ASSPs können damit nicht mithalten.

ware-Features und Fehlerbehebungen ohne die Anwesenheit eines Technikers vor Ort durchführen zu können, spart Wartungs- und Betriebskosten. Xilinx FPGAs basieren auf einer SRAM-Technologie und werden an kundenspezifische Anforderungen angepasst, indem man Konfigurationsdaten in die internen Speicherzellen lädt. Eine beliebig häufige Reprogrammierung der FPGAs ist sehr leicht. Der Entwickler muss lediglich einen Mechanismus für das Update des Konfigurations-Bitstromes vorsehen.

Definitionen

ASIC - Unter dem Begriff ASIC sind alle IC-Produkte zusammengefasst, die auf eine bestimmte Applikation und für einen bestimmten Anwender zugeschnitten sind.

ASSP - Der Begriff ASSP fasst alle IC-Produkte zusammen, die auf ein bestimmtes Marktsegment und für mehr als einen Anwender zugeschnitten sind.

PLD/FPGA - PLDs sind ICs, die nach der Bestückung programmiert werden. Der Begriff PLD/FPGA deckt CPLDs und FPGAs ab.

Die Spartan-II Familie - Ersatz für ASSPs

Die Spartan-II Familie ersetzt oder steht im Wettbewerb zu drei Klassen von ASSPs:

Feature-Replacement ASSPs

PLDs wurden über eine lange Zeit als Verbindungslogik eingesetzt und halten nun Einzug in System-Level Integrationen. Diesem Trend sowie der Weiterentwicklung der Prozesstechnologien ist es zu verdanken, dass PLD-Architekturen heute Merkmale wie Support für unterschiedliche I/O-Standards und Spannungen, DLLs sowie verteilte und Embedded Memory Blöcke bieten.

Als **Logic-Replacement ASSPs** werden ASSPs bezeichnet, die durch die Logik-Ressourcen der Spartan-II Familie in Kombination mit IP-Cores ersetzt werden können. Die Spartan-II Familie bietet einzigartige Merkmale, Komplexität und ein umfassendes, synthetisierbares IP-Portfolio sowie eine Kostenstruktur, die den Einsatz der Bausteine als Alternative zu dieser Klasse an ASSPs ermöglichen.

Einige ASIC-Hersteller stimmen ihr ASSP-Produktangebot auf die Integration von umfangreicheren Systems-on-a-Chip Lösungen ab. Dies wiederum erlaubt, dass die Spartan-II Familie diese ASSPs mit niedrigerer Komplexität unterstützen kann; ein gutes Beispiel dafür

Value Added ASSPs
64-bit, 66-MHz PCI-X System Controller
Quad ATM IMA Chip
Octal ATM IMA Chip
ARC Processor

Tabelle 1: Liste von „Value Added ASSPs“, die durch die Spartan-II-Familie unterstützt werden.

ist das Reed Solomon Encoder ASSP, das in vielen Applikationen zur Fehlerkorrektur eingesetzt wird.

„Value-Added ASSPs“ lassen sich in zwei Kategorien einteilen:

▷ ASSPs, die die Vorteile der Xilinx-Architektur nutzen, wie etwa der ATM IMA-Baustein von *Applied Telecom*, ein Partner des AllianceCore-Programms. Die ATM IMA-Core Lösung ist kompatibel zur Spezifikation des ATM-Forums. Die Spartan-II FPGAs ermöglichen *Applied Telecom* den Verkauf seiner IMA-Lösung zu einem sehr wettbewerbsfähigen Preis. Die Klasse der Field-Upgradable ASSPs und Network-Prozes-

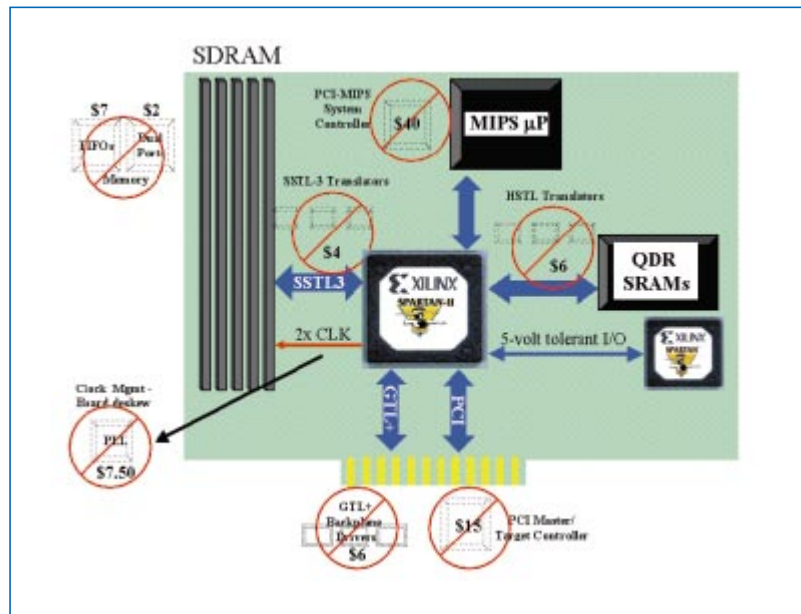


Bild 3: Die Spartan-II Familie als Ersatz für ASSPs.

soren fallen ebenfalls in diese Gruppe. ▷ ASSPs, die zukunftsweisende Märkte abdecken sowie ihren Einsatz in Märkten finden, die heute noch nicht bestehen; dazu gehören zum Beispiel PCI-X Master/Target Controller.

Die Spartan-II Familie deckt alle drei ASSP-Kategorien bestens ab und die Anzahl an ASSPs, zu denen diese Bausteinfamilie in Wettbewerb tritt, wird sich im Laufe der Zeit signifikant erhöhen. **Bild 3** skizziert den Wert, der sich beim Ersatz von ASSPs durch Spartan-II FPGAs er-

gibt, aus der System-Level Perspektive. Die Spartan-II Familie wird nicht zu allen ASSPs in Wettbewerb treten, sich jedoch in vielen Applikationen und speziell in neuen, richtungsweisenden Datacom-, Telecom- und Consumer-Märkten behaupten.

504 XILINX

Bearbeitet nach Unterlagen der **Xilinx GmbH**, 81929 München

CPLD mit geringem Standby-Strom

Mit der XCR3000XL-Familie stellt **Xilinx** eine weitere Linie seiner Cool-Runner CPLDs vor, die mit weniger als 100 µA einen sehr geringen Standby-Strom benötigen und eine Pin-zu-Pin-Verzögerung von 5 ns aufweisen. Die verwendete XPLA3-Architektur (eXtended Programmable Logic Array) mit 32 bis 384 Makrozellen besteht aus mehreren Logikblöcken, die über ein Single Level, Zero-Power Interconnect Array (ZIA) miteinander verbunden sind. Jeder Logikblock ist mit einem kompletten 36 x 48 PLA ausgestattet und ermöglicht die Bereitstellung jedes Produkt-Terms an einer beliebigen Makrozelle des jeweiligen Logikblocks. Die I/Os sind 5-V-tolerant bzw. PCI-kompatibel, die Bausteine bieten IEEE 1149.1 JTAG-Funktion. Samples

der 64- 128- und 256-Makrozellen-Versionen sind bereits verfügbar.

511 XILINX

