

DSP-Meilenstein

Wolfgang Lachermeier **Mit regelrecht ansteckendem Enthusiasmus hat Texas Instruments (TI) anlässlich einer Pressekonferenz im Februar in der Schweiz zwei neue digitale Signalprozessoren (DSP) vorgestellt, die eine erhebliche Verbesserung gegenüber bisherigen Produkten darstellen.**

Mit dem TMS320C64 hat TI den zur Zeit schnellsten General-Purpose- (GP) DSP vorgestellt. Eine Taktfrequenz von 1,1 GHz verleiht dem Baustein eine Verarbeitungsgeschwindigkeit von fast 9000 MIPS (Mio. Instruktionen pro Sekunde). Gegenüber dem Vorgängermodell C62x stellt dies eine Verbesserung um Faktor 10 dar. Dadurch eignet sich die neue DSP-Generation beispielsweise für Basisstationen im zukünftigen Mobilfunkstandard (3. Generation), Breitband-DSL-Applikationen (Digital Subscriber Line) oder medizinische Bildverarbeitung. Von der C62x-Familie wurde

der doppelte Datenpfad übernommen, jedoch hat man die beiden GP-Registerfiles von 16 auf 32 Register (32 bit) erhöht, und auch die Funktionseinheiten, mit D, L, S und M bezeichnet, wurden erweitert, so dass jetzt mehr Funktionen gleichzeitig ausgeführt werden können (Bild 1). Der schon im C6211 vorhandene Level-2-Cache wurde vergrößert und schneller gemacht und kann wie beim Vorgänger als L2 oder direkt gemaptes RAM konfiguriert werden. Die beiden

Load/Store-Datenpfade wurden auf 64 bit erweitert. Der Instruction Fetch ist jetzt flexibler und kann sogenannte Execution Packets auch über die Grenzen der Fetch-Pakete verteilen, wodurch die Leerbereiche verringert werden (Bild 2). Trotz der ausgeklügelten Logik konnte

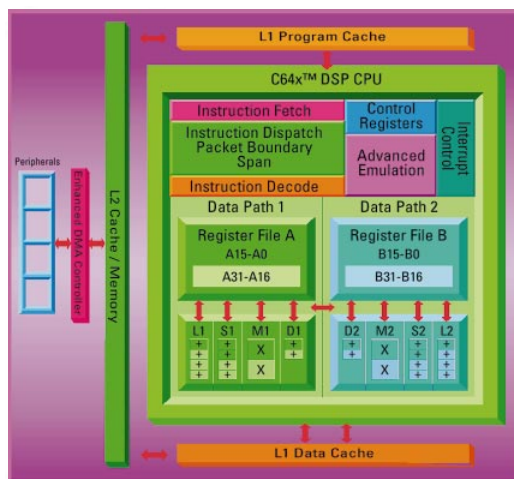


Bild 1: Aufbauend auf der VelocityTI.2-VLIW-Architektur ist der C64x trotz deutlicher Hardwareerweiterungen softwarekompatibel zu C62x-DSPs.

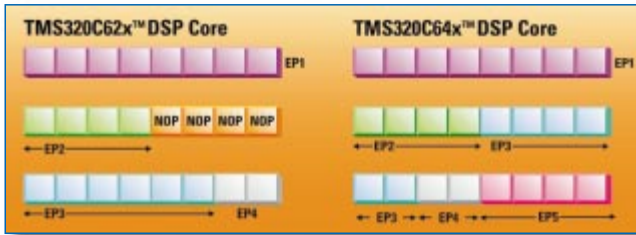


Bild 2: Der Instruction Fetch des C64x kann acht 32-bit-Befehle pro Taktzyklus erfassen. Die Execution Packets (EP) können über die Grenzen der Fetch-Pakete verteilt, Leerbereiche (NOPs) eliminiert werden

eine wesentliche Zunahme des Stromverbrauchs vermieden werden. Außerdem wurden besondere Befehle eingeführt, die für spezielle Anwendungen eine deutliche Leistungssteigerung ermöglichen. So sind Bitmanipulationen für Grafik, Modems oder Audioapplikationen, aber auch ganze 8- oder 16-bit-Operationen für Kompensation oder beispielsweise Fehlerkorrekturen möglich. Die Reduktion der Codegröße durch solche Befehle gibt TI mit bis zu 25% an. Mit der bereits im letzten Jahr vorgestellten Real-Time-Software-Technologie eXpressDSP können der Anwendercode einfach emuliert und Fehler schnell behoben werden. Es beinhaltet das Code Composer Studio, einen kompletten Satz an Entwicklungstools für Echtzeit-Applikationen, DSP/BIOS und ein Algorithmus-Programmierinterface.

Fast schon ohne Strom

Doch nicht nur schneller werden die DSPs. Für Anwendungen, bei denen ein geringer Stromverbrauch wichtig ist, hat Texas Instruments den TSM320 C55x entwickelt, der sich mit einem Leistungsbedarf von 0,05 mW/MIPS (an 0,9 V) begnügt. Damit hat der C55x bei einer Verarbeitungsgeschwindigkeit von 800 MIPS eine Leistungsaufnahme von 40 mW gegenüber etwa 50 mW, die der Vorgänger C54x bei 160 MIPS benötigte. Möglich wird diese Einsparung durch ein ausgeklügeltes Power-Management, das nur die Bereiche mit Strom versorgt, die auch tatsächlich gerade benötigt werden und ungenutzte Speicher- oder Peripheriebereiche abschaltet. Durch konfigurierbare Idle-Domains kann der Leistungsbedarf auch vom Kunden für spezifische Anwendungen angepasst werden. Dazu stehen insgesamt 64 Konfigurationsmuster zur Verfügung, die die einzelnen Komponenten – CPU, Cache, Peripherie, Direct Memory Access (DMA), Taktgene-

rator und externe Speicherschnittstelle (EMIF, external Memory Interface) – zu- oder abschalten. Hier trug die Akquisition des Power-Management-Spezialisten *Unitrode* (die durch Aktientausch im Wert von über 1,2 Mrd. US-\$ erworben wurden) ganz erheblich dazu bei, das

entsprechende Know-how ins Haus zu holen. Die Performance konnte durch zusätzliche Busse (drei Lese-, zwei Schreib-) einen 24-bit-Adress- und einen 32-bit Programmierbus) und Speicheroptionen verbessert werden. Alle wichtigen Funktionseinheiten wurden verdoppelt. So tragen jetzt zwei MAC- (Multiply/Accumulate) Einheiten, eine zusätzliche 16-bit-ALU (Arithmetic Logic Unit), insgesamt vier 40-bit-Akkumulatoren und vier neue Datenregister zur Leistungssteigerung bei (**Bild 3**). Durch neue Befehle, die die zusätzliche Hardware unterstützen, können mehr Ope-

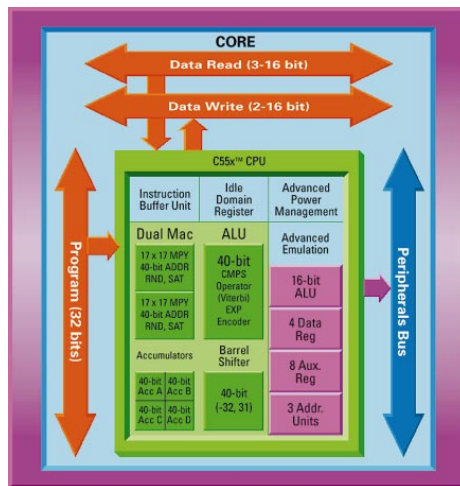


Bild 3: Blockdiagramm C55x. Alle wichtigen Einheiten wurden verdoppelt, Busse und Register erweitert.

rationen in weniger Taktzyklen ausgeführt werden. Der Instruction Fetch wurde auf 32 bit erweitert, durch eine variable Befehlslänge (8...48 bit) kann außerdem die Codegröße reduziert werden. Der TSM320 C55x ist softwarekompatibel zum C54 und soll in der zweiten Jahreshälfte lieferbar sein.



Wolfgang Lachermeier ist Redakteur der *elektronik industrie*