Thermischer Gehäusewiderstand

Einfluss auf den Maximalstrom des MOSFETs am Beispiel Tiefsetzsteller

Alan Elbanhawy ***Zwei Gleichungen für den oberen und unteren MOSFET beschreiben den jeweils maximal zulässigen Strom im vorhandenen MOSFET, damit ist auch der entsprechende Sperrschichtstemperaturanstieg definiert.***

Wie stellt man fest ob ein bestimmter MOSFET im vorhandenem Gehäuse für die Anwendung geeignet ist. Nehmen wir als Anwendung den Synchronen Buck Konverter wie er in **Bild 1** dargestellt wird. Die Position des MOSFETs in dem Sperrwandler hat großen Einfluss auf das geeignete Gehäuse dieser Anwendung. Es gibt eine Anzahl von fragwürdigen Ansätzen über die Eignung von Gehäusen für den abgeleiteten Einsatz in einer bestimmten Anwendung. In diesem Beitrag werden entsprechende Fragen behandelt. Die angenäherten Verluste sind folgendermaßen im Tiefsetzsteller definiert. Die Formel für die Verluste des oberen MOSFETs:

$P_{Dtop} = I_d^2 \times R_{DS(on)} \times \delta\,(1 + \alpha \times \Delta T) + t_r \times f_s \times V_{in} \times I_d$

Der erste Teil stellt die Durchlassverluste mit dem ohmschen Anteil dar. Der Durchlasswiderstand ($R_{DS(on)}$) des MOSFETs hat einen positiven Temperaturkoeffizient ($\propto$). Der Teil $R_{DSON} \times (1+\propto \times\Delta T)$ stellt den Durchlasswiderstand des MOSFET bei beliebiger Temperaturdifferenz (ΔT) zur Umgebungstemperatur dar. Der zweite Teil stellt die dynamischen Verluste während der Schaltvorgänge und dem entsprechenden Strom oder Spannungsverlauf dar, wie auch in **Bild 2** gezeigt. Dabei ist PD die abgegebene Energie einer Halbwelle und muss daher mit zwei ($2 \times f_s$) multipliziert werden, um die dynamischen Verluste zu bestimmen.Die Formel für die Verlustleistung des unteren MOSFETs:

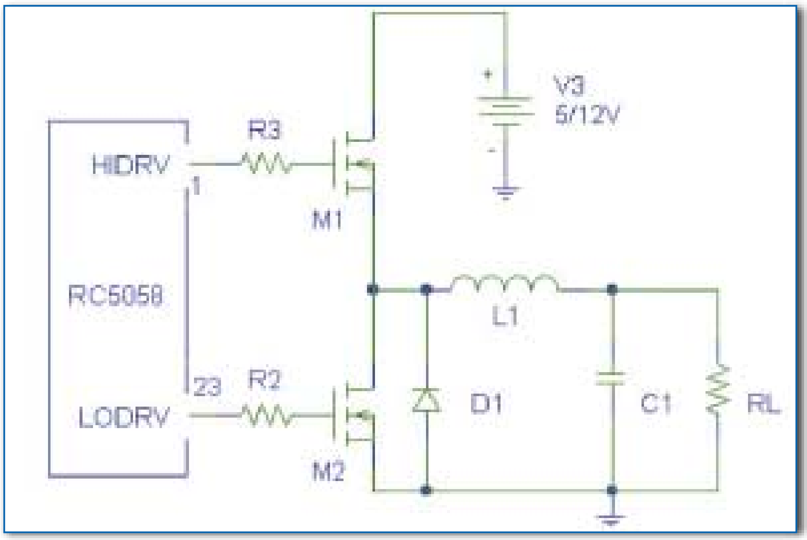

***Bild 1**: Synchroner Buck Konverter*

$P_{Dbottom} = I_d^2 \times R_{DS(on)} \times (1 - \delta) \times (1 + \alpha \times \Delta T) + t_r \times f_s \times V_d \times I_d$

Der Sperrschichttemperaturanstieg als Formel:

$\Delta T = (R_{jc} + R_{ca}) \times P_D$

Wobei folgende Ausgangsdaten genutzt werden:
I_d = Maximaler Drainstrom, R_{jc} = Thermischer Widerstand Sperrschicht zum Gehäuse, R_{ca} = Thermischer Widerstand Gehäuse zur Umgebung, ΔT = Temperaturanstieg, α = Thermischer Beiwert des $R_{DS(on)}$, t_r = Anstieg und Abfallzeit der Drain-Source-Spannung, V_{in} = Versorgungsspannung, f_s = Schaltfrequenz, Vd =Spannungsabfall an der Bodydiode.
Als nächsten Schritt ermitteln wir den Temperaturanstieg der Sperrschicht des MOSFETs entsprechend der Gleichung:

ΔT = Leistungsverluste des einzelnen Bauteils x Thermischen Gesamtwiderstand.

Wobei der thermische Gesamtwiderstand = thermische Widerstand Sperrschicht zum Gehäuse (dies ist der Einfluss des Gehäuses) + thermische Widerstand Gehäuse zur Umgebung (dies ist der Einfluss des äußeren Kühlkörpers).
Die Gleichung (1) stellt die Bedingungen für den oberen MOSFET dar. Unter Einsatz des Maple-Rechenprogrammes wird die Gleichung (1) zum maximalen Drainstromes $I_{dTopMax}$ gelöst:

$\Delta T = (R_{jc} + R_{ca}) \times [I_{d\_} \times R_{DS(on)} \times \delta \times (1 + \alpha \times \Delta T) + t_r \times f_s \times V_d \times I_d]$ (1)

$$\mathrm{IdTopMax} = \frac{-\mathrm{Vin}\cdot\mathrm{tr}\cdot\mathrm{fs}}{2\cdot\mathrm{R_{DSON}}\cdot\delta\cdot(1+\alpha\cdot\Delta T)}\cdot\left[1-\sqrt{1+\frac{4\cdot\mathrm{R_{DSON}}\cdot\delta\cdot(1+\alpha\cdot\Delta T)\cdot\Delta T}{\mathrm{Vin}^2\cdot\mathrm{tr}^2\cdot\mathrm{fs}^2\cdot(\mathrm{R_{jc}}+\mathrm{R_{ca}})}}\right]$$

Formel 1

$$\mathrm{IdBottomMax} = \frac{-\mathrm{Vd}\cdot\mathrm{tr}\cdot\mathrm{fs}}{2\cdot\mathrm{R_{DSON}}\cdot(1-\delta)\cdot(1+\alpha\cdot\Delta T)}\cdot\left[1-\sqrt{1+\frac{4\cdot\mathrm{R_{DSON}}\cdot(1-\delta)\cdot(1+\alpha\cdot\Delta T)\cdot\Delta T}{\mathrm{Vd}^2\cdot\mathrm{tr}^2\cdot\mathrm{fs}^2\cdot(\mathrm{R_{jc}}+\mathrm{R_{ca}})}}\right]$$

Formel 2

Jetzt eingesetzt im weiteren Verlauf:

$R_{th} = R_{jc} + R_{ca}$ $t_{eff} = 1 + \alpha \times \Delta T$

Für den oberen MOSFET wählen wir den positiven Wert von $I_{dTopMax}$.
Eine entsprechende Gleichung (2) kann für den unteren MOSFET geschrieben werden:

$\Delta T = (R_{jc} + R_{ca}) \times [I_{d\_} \times R_{DS(on)} \times (1 - \delta) \times (1 + \alpha \times \Delta T) + t_r \times f_s \times V_d \times I_d]$ (2)

Nach einigen Umstellungen erhalten wir für die Gleichungen (**Formel 1**).

Entsprechend verhält sich die Gleichung des unteren MOSFET: (**Formel 2**).

Überprüfung

Die Annahme ist ein Tiefsetzsteller mit folgenden Ausgangswerten:

$R_{jc} = 2$, $f_s = 300 \times 10^3$, $R_{DSON} = 0{,}013$, $V_{in} = 12$, $V_{out} = 1{,}5$, $t_r = 25 \times 10^{-9}$, $\Delta T = 55$, $\delta = V_{out}/V_{in}$, $\alpha = 0{,}004$, $R_{ca} = 30$, $V_d = 1$, $R\Theta = R_{ca} + R_{jc}$.

(siehe **Formel 3** und **Formel 4**)

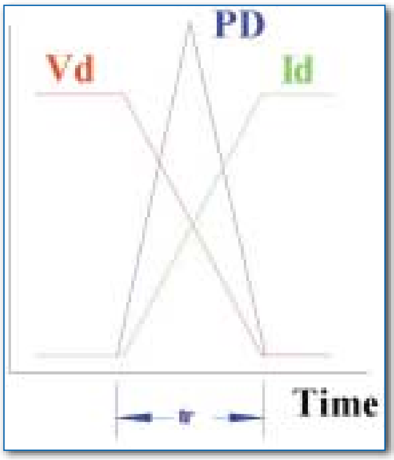

*Bild 2: **Verlauf Drain-Source-Spannung Vd und Drain-Strom Id und der entsprechende Leistungsverlust PD***

$$P_{Dtop} := IdTopMax^2 \cdot R_{DSON} \cdot \delta \cdot (1 + \alpha \cdot \Delta T) + Vin \cdot tr \cdot fs \cdot IdTopMa$$

Formel 3

$$P_{Dbottom} := IdBottomMax^2 \cdot R_{DSON} \cdot (1 - \delta) \cdot (1 + \alpha \cdot \Delta T) + Vd \cdot tr \cdot fs \cdot IdBottomMa$$

Formel 4

$I_{dBottomMax} = 10{,}862$, $P_{Dbottom} = 1{,}719$, $I_{dTopMax} = 14{,}479$, $P_{Dtop} = 1{,}719$.

Das Ergebnis mag nicht dem Gefühl entsprechen.
Im unteren MOSFET ist ein wesentlich geringerer Stromfluss zu bewältigen, da das Tastverhältnis für den unteren MOSFET sehr viel größer ist als das des oberen MOSFET, $\delta = 0{,}125$ für oben und im Gegensatz dazu 0,875 für unten.
Die Gleichungen für die Buck-Topologie ermöglicht es, den Effektivwert des Stromes in einem vorhandenen MOSFET in seiner entsprechenden Position (oben oder unten) und des vorhandenen Gehäuses mit den Bestimmungsgleichungen der Verluste für jedes Bauteil entsprechende Daten zu ermitteln.
Der gleiche methodische Ansatz mag für jede andere Topologie unter Berücksichtigung der Gleichungen für die Leistungsverluste genutzt werden.
Die beiden Gleichungen zeigen deutlich, dass für entsprechende MOSFETs in der oberen oder der unteren Position ein entsprechend maximaler Strom fließt, der wiederum ein entsprechende Sperrschichttemperatur zur Folge hat.
Die Gleichungen dieses Beitrages eigenen sich, den vorhandenen MOSFET in seinem Gehäuse auf den Einsatz in der Anwendung hin zu prüfen.
Die beiden Gleichungen dienen dazu eine beliebige Bauteilauswahl fein abzustimmen ohne einen vollständigen Entwurf durchzuführen. Die Benutzung der beiden Gleichungen in einer Übersichtstabelle eignet sich gut für schnelle Überschlagskalkulation und erfüllt alle Ansprüche in Bezug der veränderlichen Ausgangswerte der Gleichung.

764 FAIRCHILD SEMICONDUCTOR

***Alan Elbanhawy** ist Mitarbeiter der Fairchild Semiconductor*