Die ARM11-Architektur, Teil 1

Einfache System-on-Chip-Integration

David Cormie

Die ARM11-Mikroarchitektur ist die erste Implementierung der ARMv6-Befehlssatzarchitektur und bildet die Grundlage einer neuen Familie von ARM11-Cores. Die Mikroarchitektur stellt die detaillierte Definition des internen Designs und der Hardware-Ressourcen dar und unterstützt die Besonderheiten der ARMv6-Architektur.

Primäres Ziel bei der Entwicklung der ARM11-Mikroarchitektur war es, eine hohe Leistung bei niedriger Leistungsaufnahme und niedrigen Kosten zu erreichen. Nachfolgend werden die spezifischen Funktionen der neuen Mikroarchitektur betrachtet. Dabei wird aufgezeigt, warum das Design besonders den Anforderungen der drahtlosen und mobilen Geräte der nächsten Generation entspricht.

ARM-v6-Architektur

Der erste Schritt in der Implementierung einer neuen Generation von Mikroprozessoren stellt die Definition der Architektur dar. Sie beschreibt die Regeln, nach denen sich der Mikroprozessor verhalten wird, ohne dabei den Aufbau vorzugeben oder zu spezifizieren. Die Definition der Architektur stellt die Spezifikation für die Schnittstelle mit der Außenwelt dar und ermöglicht damit die Planung und Implementierung von Betriebssystemen, Anwendungen und Entwicklungsunterstützung. Kurz gesagt, die Mikroprozessorarchitektur definiert den Befehlssatz des Prozessors, das Modell für den Programmierer und die Schnittstelle des Prozessors zu seinem direkt verfügbaren Speicher.
Die im Oktober 2001 vorgestellt ARM-Architektur ARMv6 baut auf den zahlreichen erfolgreichen Architekturspezifikationen auf, die von ARM in den letzten zehn Jahren entwickelt worden sind. Die kontinuierliche Weiterentwicklung der ARM-Architekturen bildet die Grundlage für die Marktführerschaft von ARM im Bereich der 16- und 32-bit-Mikroprozessor-Cores (**Bild 1**).
Genauso wie die eigentlichen Mikroprozessor-Cores lizenzierbar sind, können Hersteller auch die Architekturen selbst von ARM lizenzieren. Zum Beispiel basiert die Xscale-Mikroarchitektur von Intel auf der ARMv5TE-Architektur. Nachfolgend wird zudem ein Vergleich zwischen der ARM11-Mikroarchitektur und Produkten auf der Basis von Xscale gezogen.

Zielanwendungen

Die ARM11-Mikroarchitektur wurde für unterschiedlichste Anwendungen in den Bereichen Wireless, Konsumgüter, Networking und Automotive entwickelt.
Durch die hohe Multimedia-Verarbeitungsleistung und die niedrige Leistungsaufnahme ist der ARM11 hervorragend für drahtlose Anwendungen und für die Unterhaltungselektronik geeignet. Gleichzeitig ist die hohe Datenbandbreite in Kombination mit dem leistungsfähigen Core ideal für Netzwerkanwendungen. Darüber hinaus sind das verbesserte Echtzeitverhalten und die vorhandenen Gleitkommafunktionen sehr attraktiv für leistungsfähige Anwendungen im Automotive-Sektor.
Die ARM11-Cores werden die Erfüllung kundenspezifischer Ansprüche an mobile und drahtlose Anwendungen der nächsten Generation fördern. Mobile Anwendungen für den Konsumenten können so mit jeder neuen Generation mehr Funktionen integrieren. Die Anwender erwarten bessere Benutzerschnittstellen, schnelle Grafikfunktionen und größere Bildschirme, um unterschiedlichste Anwendungen, wie Bildtelefonie, Spiele, Nachrichtendienste, und Filme, unterstützen zu können. Zu den typischen Designanforderungen gehören folglich: bessere Unterstützung von Betriebssystemen und Unterstützung von Anwendungen mit Multimedia-Streaming. Gleichzeitig müssen aber niedrige Produktkosten und eine geringe Leistungsaufnahme erreicht werden; beides nach wie vor entscheidende Faktoren, wenn mobile und drahtlose Highend-Geräte eine große Verbreitung erfahren sollen.
Die Konvergenz zwischen Datenverarbeitung und Kommunikation wird sich mit der fortschreitenden Akzeptanz drahtloser Dienste der dritten Generation weiter fortsetzen. Der Anstieg des SMS-Versands ist phänomenal - aktuelle Untersuchungen schätzen, dass pro Tag eine Milliarde Textnachrichten verschickt werden. Die größere verfügbare Bandbreite der 3G-Dienste wird das „Texten" mit Multimedia Messaging (MMS) ergänzen. Die Nachfrage nach einer höheren Leistungsfähigkeit wird somit auch von Spielen oder digitalen Audio- und Multimedia-Streaming-Anwendungen vorangetrieben.
Die Erweiterung der grundlegenden Sprach- und Textkommunikation mit Grafik- und Videodiensten erfordert eine neue Generation von Mobiltelefonen und lässt eine Konvergenz mit anderen Geräten wie digitalen Kameras erkennen. Als Folge ist eine Übertragung der Highend-Geräte des Pocket-PC/PDA-Typs vom Status der „Early Adopters" zum Massenmarkt zu erkennen.

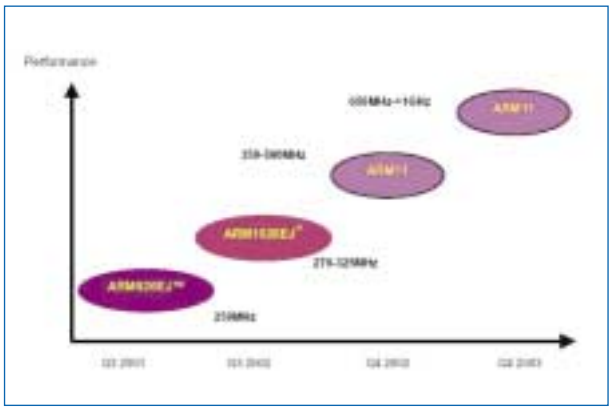


Bild 1: Entwicklung der ARM-Architektur

Entscheidende Vorteile

Für mobile und drahtlose Anwendungen ist eine hohe Leistungsfähigkeit nicht ohne gewisse Einschränkungen erreichbar. Neben einer Senkung der Produktkosten gehört auch die Reduzierung des Stromverbrauchs zu den größten Herausforderungen. Die ARM11-Mikroarchitektur stellt einen großen Fortschritt hinsichtlich der Sy-

all-electronics.de
ENTWICKLUNG. FERTIGUNG. AUTOMATISIERUNG

Entdecken Sie weitere interessante Artikel und News zum Thema auf all-electronics.de!

Hier klicken & informieren!

stemleistung dar – die Zielleistung für die ersten Cores liegt im Bereich von 350 MHz bis 500 MHz; die Roadmap reicht bis über 1GHz (**Bild 2**). Die Mikroarchitektur arbeitet sehr effizient und erlaubt den Entwicklern eine individuelle Abstimmung von Leistungsfähigkeit und Leistungsaufnahme entsprechend den Anforderungen der jeweiligen Anwendung. Durch die Einstellung sowohl der Taktfrequenz als auch der Speisespannung kann der Entwickler den Stromverbrauch und die Rechenleistung steuern. Prozessor-Implementierungen auf der Basis der ARM11-Mikroarchitektur erfordern weniger als 0,4mW/MHz bei 1,2V in einer 0,13-µm-Prozesstechnologie.

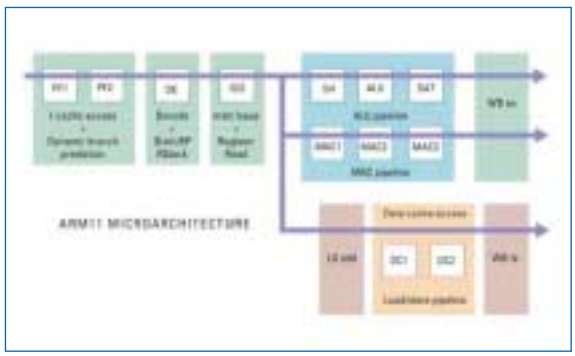


Bild 2: ARM-Prozessor Roadmap

Die ARM11-Mikroarchitektur wurde sowohl für eine synthetisierbare als auch eine teilweise kundenspezifische Implementierung von Hard-Makrozellen entwickelt. Da die Cores hauptsächlich innerhalb von System-on-Chips (SoC) eingesetzt werden, erlaubt eine Implementierung durch Synthese den Entwicklern eine einfache Integration des Designs. Die Synthese erlaubt dem Lizenznehmer zusätzlichen Mehrwert im Zusammenhang mit dem Design, da die besonderen Stärken ihrer Halbleiterprozesse genutzt werden können. Die Implementierung von Hard-Makros wurde speziell auf höchste Leistung sowie auf schnelle Anwendungen ausgerichtet.

Um die Synthese zu erleichtern, verfügen die ARM11-Cores über eine synthesefreundliche Pipeline-Struktur. Diese arbeitet mit kommerziell verfügbaren Synthesewerkzeugen und RAM-Compilern zusammen und kann dadurch eine rechtzeitige Erreichung des Timing Closure sicherstellen. Die hieraus resultierende Implementierung eines synthetisierten ARM11-Cores erfordert ohne Caches normalerweise weniger als 2,7 mm2 Chipfläche – eine sehr kleine Fläche bei den heute hochkomplexen SoCs.

Die ARM11-Mikroarchitektur bietet durch die ARMv6-Architektur Softwareentwicklern vielfältige Vorteile. Sie umfasst eine große Zahl spezieller Befehle zur Mediabearbeitung, um Audio- und Videoanwendungen zu beschleunigen. Darüber hinaus ist eine neue Speichersystemarchitektur enthalten, die die Leistungsfähigkeit des Betriebssystems verbessert. Neue Befehle schließlich beschleunigen das Echtzeitverhalten und die Reaktionszeit für Interrupts. Außerdem erfordern viele neue Anwendungen Multi-Prozessor-Konfigurationen – zum Beispiel mehrere ARM-Cores oder ARM-plus-DSP-Systeme. Daten können nun einfacher mit anderen Prozessoren gemeinsam genutzt und Anwendungen einfacher von Nicht-ARM-Prozessoren portiert werden.

Leistungsfähigkeit

Die ARMv6-Architektur bildet die Grundlage für das Erreichen einer deutlich höheren Systemleistung durch:

1. Erweiterungen zur Mediaverarbeitung
   - ▷ Doppelt so schnelle MPEG4-Codierung/Decodierung
   - ▷ Doppelt so schnelle Audio-DSP
2. Verbesserte Cachearchitektur
   - ▷ Physikalisch adressierbare Caches
   - ▷ Schnelleres Laden/Nachladen des Caches
   - ▷ Reduzierter Overhead bei Kontext-Switches
3. Verbessertes Handling bei Ausnahmen und Interrupts
   - ▷ Wichtig für eine verbesserte Leistung bei Echtzeitaufgaben
4. Unterstützung von Mixed-Endian- und nicht verbundener Daten
   - ▷ Vereinfachung bei gemeinsamer Nutzung von Daten und bei der Portierung von Anwendungen, sowie Einsparung von Speicherplatz

ARMv6 bietet für die meisten Anwendungen eine hundertprozentige Rückwärtskompatibilität auf Binärebene und ermöglicht somit eine einfache Portierung vorhandener Anwendungen. Die ARMv6-Architektur beinhaltet auch alle Thumb- und „E"-Befehle zur Code-Komprimierung und DSP-Bearbeitung und implementiert die ARM-Jazelle-Erweiterungen zur Java-Beschleunigung.

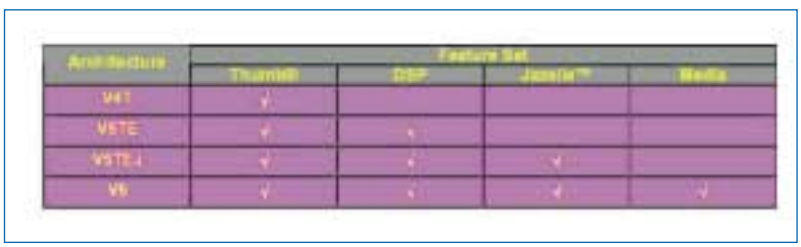
Architektur

Das Design der Pipeline ist für eine hohe Leistung in effizienter Form entscheidend. Die Pipeline der ARM11-Mikroarchitektur unterscheidet sich dabei von den Pipelines der vorhergehenden ARM-Cores. Sie besteht aus acht Stufen, wodurch der Durchsatz um ungefähr 40 Prozent gegenüber den bisherigen Cores gesteigert werden konnte (**Bild 3**). Eine achtstufige Pipeline ermöglicht die gleichzeitige Ausführung von acht verschiedenen Bearbeitungsstufen.

Strukturen mit langen Pipelines können die Effizienz des Systems durch unangemessen lange Verzögerungen oder Latenzen verschlechtern. Im Allgemeinen können lange Pipelines die Ausführung gewisser Befehle verzögern, da diese von den Ergebnissen vorhergehender Anweisungen abhängen. Die ARM11-Pipeline verhindert diese Verzögerungen durch einen weitreichenden Einsatz von „Forwarding" innerhalb der Pipeline. Die Leistung eines Prozessors mit einer langen Pipeline kann nachlassen, wenn die reibungslose Abarbeitung der Anweisungen in der Pipeline unterbrochen wird. Ein Beispiel hierfür ist ein Verzweigungsbefehl. Die ARM11-Pipeline vermeidet derartige Verzögerungen durch den Einsatz einer Branch Prediction, die den Ablauf der Anweisungen vorausberechnet. Durch diese Forwarding- und Vorhersage-Techniken kann eine hohe Effizienz der Pipeline erreicht werden, da sich damit „Stillstände" der Pipeline reduzieren lassen. Solche Situationen entstehen, wenn der Prozessor warten muss, weil die nächsten Anweisungen erst noch durch die Pipeline laufen müssen.

ARM 481

(weiter in der nächsten Ausgabe der elektronik industrie)



Architecture	Feature Set			
	Thumb®	DSP	Jazelle™	Media
V4T	√			
V5TE	√	√		
V5TEJ	√	√	√	
V6	√	√	√	√

Bild 3: Struktur der ARM11-Pipeline