

Bernhard Lange

IC-Leiterplatten- und Schablonendesign

Das Leiterplatten- und SMT-Schablonendesign übt einen nicht unerheblichen Einfluss auf die spätere Leiterplattenlötstelle und deren Zuverlässigkeit aus. Mit der kommenden Einführung bleifreier Lote nimmt neben dem Lötprozess auch die Bedeutung des Leiterplatten- und Schablonendesigns zu, um einen sicheren Fertigungsprozess zu gewährleisten.

Eine immer wieder gestellte Frage ist die richtige Wahl der Lotpastenschablonengeometrie, um einen guten Lotpastendruck auf der Leiterplatte zu erhalten. In der heutigen Fertigung wird eine sehr große Bandbreite an Bauelementen, von 0201 bis hin zu großer Leistungselektronik, auf einer Leiterplatte verwendet. Hierzu ist ein durchdachtes Leiterplatten- und Lotpastenlayout immer wichtiger geworden, um eine zuverlässige Lötverbindung zu erreichen.

Einflussfaktoren auf das Lötgergebnis

Welche Einflussfaktoren wirken sich auf die endgültige Lötstelle eines Bauteils auf der Leiterplatte aus?

Hier sind Kupferpad, Lötstoplackpad, Lotpastenpad und die Lotschablonenstärke in der Entwicklungsphase zu nennen. In der späteren Produktion beeinflusst auch der Fertigungsprozess die Lötstellenqualität. Ein ungenügendes Design kann im Fertigungsprozess jedoch nicht immer erfolgreich ausgeglichen werden.

Die Wahl der Aufbringung des Lötstoplacks, ob Siebdruckverfahren oder Fotolack, beeinflusst die möglichen Lötstapstegbreiten zwischen den Kupferanschlussflächen der IC-Bauteile.

Fotolack kann mit einer Genauigkeit von 0,05 mm aufgebracht werden, für Siebdruck muss mit 0,15 mm maximaler Abweichung gerechnet werden. Hieraus resultiert eine mindestens 0,05 bis 0,15 mm breite Freistellung zwischen Lötstoplack und der Kupferfläche des Bauteilanschlusses um ein Überlappen des Lötstoplacks auf die Kupferanschlussfläche des Bauteils zu verhindern. Lötstoplack im Fotolackverfahren ist für IC-Bauteile mit Anschlussrasterabständen bis 0,5 mm geeigneter, da hier breitere Lötstapstege zwischen den



Bild 1: Ist die Lötstopmaske nicht zentrisch um die Anschlussfläche aufgebracht, besteht die Gefahr von Lötbrückenbildung zwischen Anschlusspad und benachbarter Leiterbahn, da der minimale elektrische Abstand zwischen Pad und Leiterbahn nicht eingehalten wird

Anschlusspads aufgrund der geringeren Fertigungstoleranzen realisierbar sind. Ab einem Anschlussraster von 0,5 mm und schmaler wird die vollständige Lötstoplackfreistellung empfohlen. Ein Schablonendruck des Lötstoplacks für schmale Bauteilrasterabstände würde in eine zu geringe Stegbreite resultieren. Zu schmale Lötstoplackstege zwischen den Bauteilanschlusspads können abbrechen und auch zu ungewollten visuellen Lötfehlern während des Fertigungsprozesses führen. In solchen Fällen wird der Lötstoplack zwischen den Anschlusspads vollflächig freigestellt, mit dem Risiko einer erhöhten Lötbrückenbildung.

Die minimal notwendige Lötstoplackstegbreite zwischen den Anschlussflächen wird von den Leiterplattenherstellern erfragt und sollte auch in den Designrules der CAD-Software hinterlegt werden. Zu schmale Lötstoplackstege können während des Fertigungsprozesses abbrechen und Lötbrücken, visuelle Ausfälle und weitere Zuverlässigkeitsprobleme bzw. Lötfehler verursachen.

Faustregeln für Lackflächenpads

Ein ebenfalls zu beachtender Aspekt ist der elektrische Abstand der offenen Lötstoplackfläche zu anderen benachbarten Kupferflächen. Dies ist der notwendige Mindestabstand zwischen einer offenen Lötstoplackfläche zur nächsten Leiterbahn oder Padfläche. Lötstoplack-Toleranzen bzw. Maskenverschiebung bewirken unter Umständen, dass eine zum Anschlusspad benachbarte Leiterbahn von Lötstoplack freigelegt werden kann und während des Lötprozesses eine Lötbrücke zu dieser benachbarten Leiterbahn entstehen kann. Eine Faustformel für runde Geometrien ist z.B. der Durchmesser der Lötstopplackmaske + 0,1 mm < Durchmesser elektrischer Abstand, um eine nicht mittige Zentrierung

der Lötstopmaske zum Anschlusspad ohne Brückengefahr fertigen zu können (**Bild 1**). Für das Design von gelaserten V2A Lotpastenschablonen wird in der Regel das Kupferpad der Leiterplatte entsprechend um 30 bis 50 µm verkleinert in das Lotpastenpaddesign übernommen. Verringert sich die Kupferpadbreite auf 0,2 mm oder wird dieses noch schmaler, kann als Faustregel eine 10 % umlaufend kleinere Lotpastenpadbreite verwendet werden. Für Bauteile kleiner als 0402 wird ebenfalls ein um 10 % kleineres Lotpastenpad im Vergleich zum Leiterplattenpad gewählt.

Toleranzen der IC-Bauteile

Die in der Elektronikfertigung verwendeten IC-Bauteile unterliegen ebenfalls gewissen Fertigungstoleranzen und üben einen Einfluss auf das Leiterplattenpad und das Lotpastenpaddesign aus. Die IC-Bauteilparameter Anschlussbreite, Anschlusslänge und die Bauteilbreite gehen direkt mit ihren Toleranzen in das Design ein. Für die maximale Bauteilanschlussbreite sollte daher ein genügend breites Kupferpad gewählt werden, ohne den minimalen Isolationsabstand zwischen den benachbarten Padflächen zu unterschreiten. Dadurch kann für Finepitch-Bauteile noch eine seitliche Lotbenetzung erfolgen, wenn dies durch die Baugruppenspezifikation gefordert wird. Die Bauteilanschlusslänge und die IC-Bauteilbreite (jeweils minimal und maximal) sollte durch die Länge des Kupferpads abgedeckt werden, um ein Aufliegen des Bauteilanschlusses auf dem Lötstoplack zu vermeiden sowie einen ausreichenden Lotmeniskus am Anschluss gewährleisten zu können (**Bild 2**).

Finepitchbauteile im besonderen

Der anhaltende Trend bei SMDs hin zu Finepitch bewirkt eine Reduzierung der

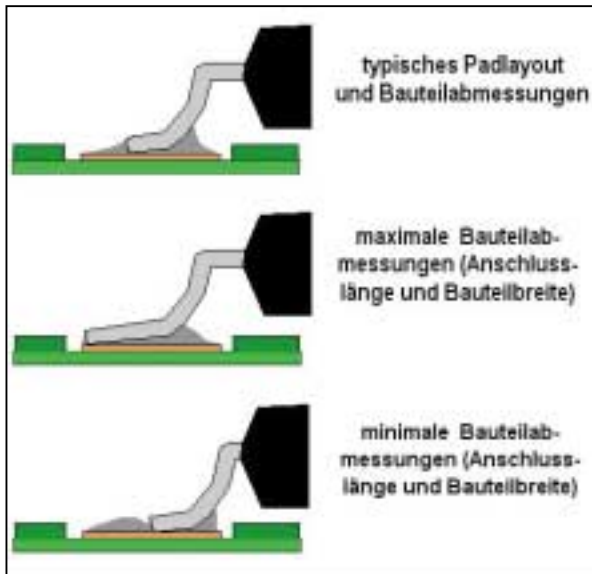


Bild 2: Padlayout für typische (oben), maximale (mitte) und minimale (unten) Bauteiltoleranzen

Anschlusspadbreite. Finepitch erfordert das Einhalten eines minimalen Isolationsabstandes, dies geht aber zugleich auf Kosten der möglichen maximalen Kupferpadbreite des Bauteilanschlusses auf der Leiterplatte. Eine geringere Padbreite bewirkt unter Umständen eine Reduzierung des Lotanstieges an der Bauteilanschlussseite, da der Überstand des Anschlusspads in Relation zur IC-Anschlussbreite geringer wird und das Lötzinn nur bis zu einem bestimmten Winkel am Bauteilanschluss aufsteigen wird. Die visuellen Beurteilungskriterien für die Baugruppenfertigung sollten das bei Finepitch-Bauteilen reduzierte Lotanstiegsverhalten berücksichtigen.

Ein Kupferpad mit der gleichen oder schmälere Breite als die maximale Bauteilanschlussbreite, wird keine seitliche Lotbenetzung am Bauteilanschluss zulassen. Dies wird sich zukünftig besonders bei bleifreien Lötstellen verstärkt bemerkbar machen.

Werden sehr lange Leiterplattenpads verwendet um Bauteiltoleranzen verschiedener Hersteller auszugleichen, sollte das Lotpastenpad kürzer ausgeführt und mittig platziert werden um einen Lotüberschuss, wie in **Bild 3** gezeigt, zu vermeiden.

Designregeln für besseren Pastendruck

Um das Ablösen der Lotpaste aus der Schablone nach dem Pastendruck ohne Probleme zu ermöglichen, gilt:

$Aspect\ Ratio = Schablonenstärke \times 1,5 =$

minimale Padbreite der Schablone

Das Verhältnis Padbreite zu Schablonenstärke sollte mindestens den Faktor 1,5 betragen.

Ein QFP mit Anschlussraster 0,5 mm und gewählter Kupferpadbreite von 270 µm ergibt z.B. eine maximale Schablonenstärke von 180 µm. Typisch findet eine Schablonenstärke von 120 µm oder 150 µm Verwendung.

Die Schablonenstärke kann aber auch durch eine Oberflächenbehandlung nach dem Laserschneiden mittels Elektropolieren verringert werden. Dabei findet ein Materialabtrag in den Pad-

löchern und auf der Schablonenoberfläche statt. Die Oberflächenrauigkeit in den Padlöchern wird durch diesen Prozess ebenfalls reduziert, was das Lotpastenablöseverhalten von der Schablone verbessert. Bei Finepitch-Designs sollte der Materialabtrag in den Padlöchern bereits berücksichtigt werden oder der Schablonenlieferant bekommt das gewünschte Endmaß der Designdaten, nach dem Elektropolieren mitgeteilt. Die Koenen GmbH schneidet z.B. die Padlöcher entsprechend schmaler, um nach dem Elektropolieren das gewünschte Padmaß zu erreichen.

Ein Beispiel für den Elektropolierprozess von Koenen zeigt bei einem QFP mit 0,5 mm Anschlussraster mit einer Lotpadbreite 270 µm und Schablonendicke



Bild 3: Das Lotpastenpad wurde zu groß gewählt bzw. die Schablonenstärke zu dick. Während des Reflowlötens bilden sich Lotballen an den Bauteilanschlüssen. Diese reduzieren den Isolationsabstand zwischen den Bauteilanschlüssen und können ein erhöhtes Kurzschlussrisiko bedeuten, z.B. durch Lotkugeln. Mögliche Lösung: Reduzierung der Lotpastenpadlänge

180 µm (Faktor 1,5) nach dem Elektropolieren eine Padbreite von 280 µm und eine Schablonendicke von 170 µm, was einen verbesserten Faktor von 1,65 ergibt.

$Area\ Ratio = \frac{Verhältnis\ der\ Padfläche\ (Padlänge \times Padbreite)}{Lochwandfläche\ (2 \times (Padlänge + Padbreite) \times Schablonendicke)}$
Ein QFP mit Anschlussraster 0,5 mm und ein Leiterplattenpad von 0,27 mm Breite und 1,2 mm Länge ergibt bei einer Schablonenstärke von 150 µm ein Area Ratio von $(0,27\ mm \times 1,2\ mm) : (2 \times (0,27\ mm + 1,2\ mm) \times 0,15\ mm) = 0,324\ mm^2 : 0,441\ mm^2 = 0,73\ mm$.

Nach dem Elektropolierprozess ergibt sich eine Breite von 0,28 mm, eine Länge von 1,21 mm bei einer Schablonenstärke von 140 µm eine Area Ratio von $(0,28\ mm \times 1,21\ mm) : (2 \times (0,28\ mm + 1,21\ mm) \times 0,14\ mm) = 0,338\ mm^2 : 0,417\ mm^2 = 0,81\ mm$.

Die Ausführung der Padform in der Lotpastenschablone übt ebenfalls einen Einfluss auf das Lotvolumen sowie auf das Lotpastenablöseverhalten nach dem Lotpastenschablonendruck aus. Abgerundete Ecken erleichtern das Ablösen der Lotpaste von der Schablone. Bei Finepitch verbessert eine runde Ausführung der schmalen Padseite in der Schablone das Druckbild durch ein besseres Ablösen der Lotpaste nach dem Druckvorgang. Das theoretische Lotpastenvolumen fällt zwar etwas geringer aus, in der Praxis zeigte sich aber bei rechteckigen Padformen in der Schablone feststehendes Lot in den Ecken, einhergehend mit einem verschlechterten Druckbild als Ergebnis und erhöhtem Reinigungsaufwand der Schablone.

Weiterführende Informationen für Pad und Schablonendesign können oftmals im Internet auf den IC Herstellerwebseiten bzw. in einschlägigen Normen wie der IPC-SM-782 Rev A mit Amendment 1 und Amendment 2 (BGA) gefunden werden. Für das Schablonendesign ist die IPC 7525 – Stencil Design Guidelines hilfreich. Die Schablonenhersteller, wie z.B. Koenen, unterstützen den Designer ebenfalls mit wertvollen Informationen und ihrer Erfahrung.

Fax 0 89/60 86 50 30

www.koenen.de

productronic 406

Bernhard Lange, Texas Instruments Deutschland GmbH in 85356 Freising.